



PROTSESSORLAR ARXITEKTURASI

Andijon shahar 1-son texnikumi

Maxsus fani o'qituvchisi

Saidov Odilxon Nozimjon o'g'li

+998932125445

Аннотация

Данная статья представляет всесторонний научный обзор архитектуры процессоров (CPU). Сравниваются модели фон Неймана и Гарвардской архитектуры, подробно анализируются наборы команд CISC и RISC, конвейерная обработка (pipelining), суперскалярная архитектура и выполнение вне порядка (out-of-order execution), иерархия кэш-памяти, многоядерные и гетерогенные системы, технология чиплетов (chiplets), обработка в памяти (Processing-in-Memory, PIM), открытая архитектура RISC-V, нейроморфные вычисления и AI-акселераторы. Рассматривается «бутылочное горлышко» фон Неймана, закон Амдала, энергоэффективность (TOPS/W), ограничения параллелизма, а также новые тенденции 2025–2026 годов (коммерциализация чиплетов, приближение доли рынка RISC-V к 25 %, стресс-тестирование архитектур под нагрузкой ИИ).

Статья предназначена для исследователей, инженеров и студентов в области компьютерной архитектуры, проектирования микросхем и высокопроизводительных вычислений.

Ключевые слова: архитектура процессора, бутылочное горлышко фон Неймана, RISC-V, чиплеты, PIM, гетерогенные вычисления, нейроморфная архитектура, суперскалярная обработка, конвейеризация, закон Амдала.



Аннотация

Ushbu maqola protsessor (CPU) arxitekturasini ilmiy nuqtai nazardan keng yoritadi. Fon Neyman va Harvard modellari taqqoslanadi, CISC/RISC buyruqlar to‘plamlari, quvurli ishlov berish (pipelining), superskalar va out-of-order execution, kesh ierarxiyasi, ko‘p yadroli va heterojen tizimlar, chiplet texnologiyasi, Processing-in-Memory (PIM), RISC-V ochiq arxitekturasini, neyromorfik va AI-akseleratorlar batafsil tahlil qilinadi. Von Neyman “bo‘g‘ozi”, Amdahl qonuni, energiya samaradorligi (TOPS/W), parallelizm cheklovlari va 2025–2026-yillardagi yangi tendentsiyalar (chipletlarning tijoratlashtirilishi, RISC-Vning 25% bozor ulushi, AI stress-testlari) muhokama etiladi. Maqola kompyuter arxitekturasini, mikrosxemalar dizayni va yuqori samarali hisoblash sohasidagi tadqiqotchilar, muhandislar va talabalar uchun mo‘ljallangan.

Kalit so‘zlar: protsessor arxitekturasini, Fon Neyman bo‘g‘ozi, RISC-V, chiplets, PIM, heterojen hisoblash, neyromorfik arxitektura, superskalar, pipelining, Amdahl qonuni.

Киреш

Protsessor har qanday raqamli tizimning markaziy elementi bo‘lib, buyruqlarni dekodlash, hisoblash va ma’lumotlar oqimini boshqarish vazifalarini bajaradi. 1945-yilda Jon fon Neyman tomonidan taklif qilingan model bugungi kompyuterlarning 95% dan ortig‘ida asos bo‘lib qolmoqda. Biroq, Mur qonuni (tranzistorlar soni har 2 yilda ikki baravar o‘sishi) 2020-yillarda sekinlashdi, Dennard masshtablash qonuni (tezlik oshganda quvvat zichligi o‘zgarmaydi) esa buzildi. Natijada “dark silicon” fenomeni yuzaga keldi: chipning faqat 20–30% qismi bir vaqtda ishlatilishi mumkin (Hennessy & Patterson, 2017).

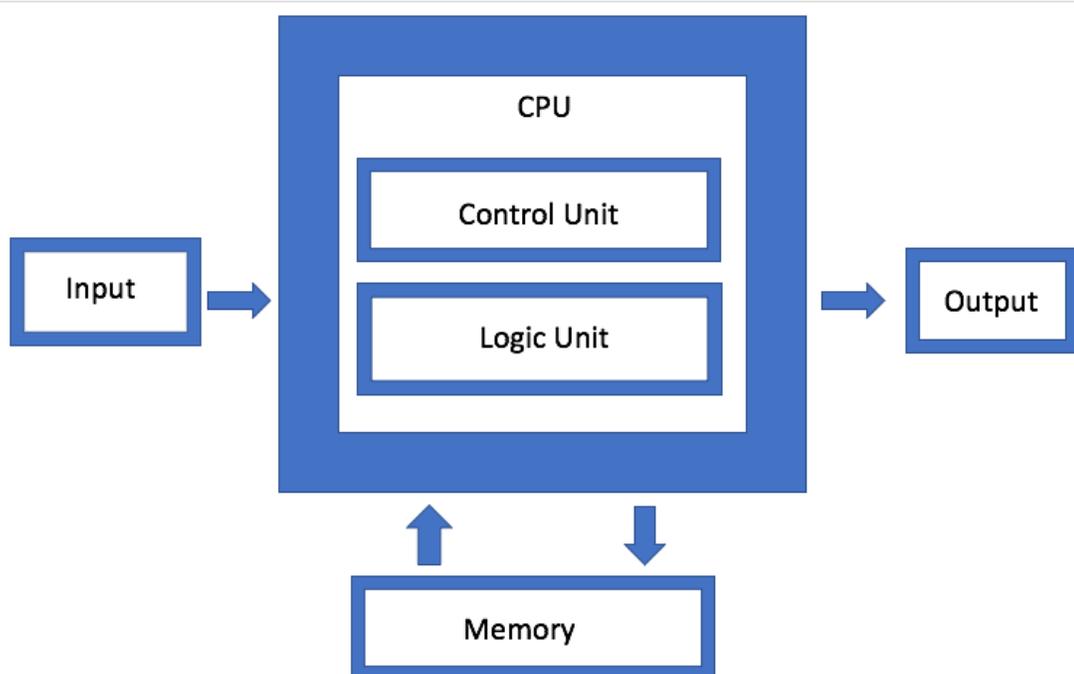
2026-yilda AI va machine learning yuklamalari protsessorlarni “stress-test” qilmoqda: yangi aniqlik formatlari (FP8, INT4), katta ma’lumotlar harakati va



energiya cheklovlari yangi arxitekturalarni talab qilmoqda (EDN, 2025). Von Neyman bo‘g‘ozi (buyruq va ma’lumot uchun bitta xotira avtobusi) hali ham asosiy muammo bo‘lib, PIM va chipletlar uni hal qilishga qaratilgan. Ushbu maqola mavzuni ilmiy jihatdan kengaytirib, matematik modellar va real misollar bilan yoritadi.

1. Tarixiy va asosiy arxitektura modellari

Fon Neyman arxitekturasi (1945): Buyruqlar va ma’lumotlar bitta xotirada saqlanadi. Asosiy bloklar: ALU (arifmetik-mantiqiy qurilma), CU (boshqaruv qurilmasi), registrlar, PC (programma hisoblagichi).



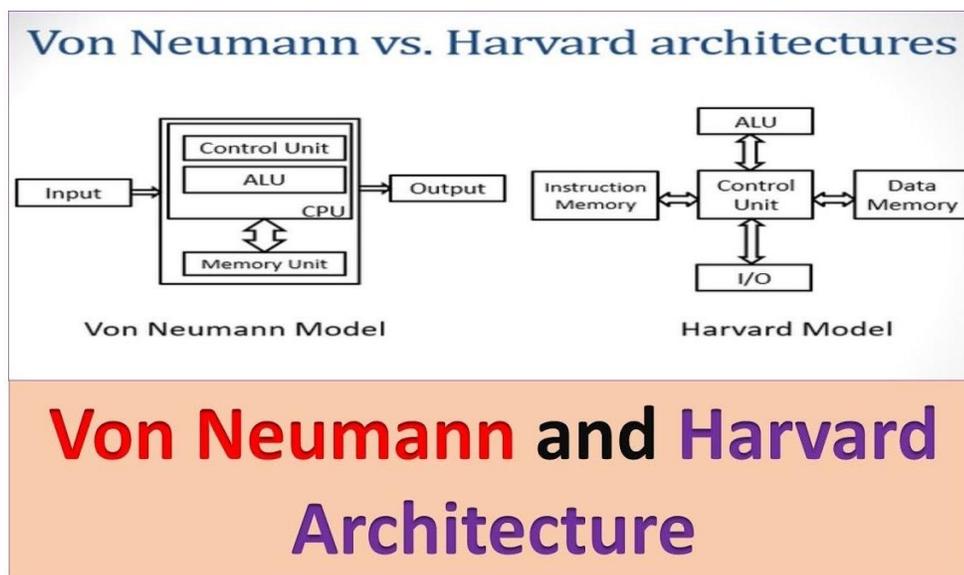
semiengineering.com

Von Neumann Architecture - Semiconductor Engineering

Bu modelda xotira tezligi protsessor tezligidan orqada qoladi – bu “bo‘g‘oz” deb ataladi.



Harvard arxitekturasi (1940-yillar, Garvard Mark I asosida): Buyruq xotirasi va ma'lumot xotirasi alohida. Bu parallel olish imkonini beradi va DSP, mikrokontrollerlarda qo'llaniladi. Zamonaviy protsessorlarda "modifikatsiyalangan Harvard" (alohida L1 kesh) qo'llaniladi.



vimeshibhagya.medium.com

Have you heard about Von Neumann architecture, Harvard Architecture and Non Von Neumann Architecture ? | by Vimeshi Bhagya | Medium

Non-von Neyman modellar: Dataflow arxitekturasi (buyruq bajarilishi ma'lumot tayyor bo'lganda boshlanadi), systolic arrays (AI uchun matritalsali hisoblash).

2. Buyruqlar to'plami: CISC vs RISC va boshqalar

CISC (x86): Bitta buyruq murakkab operatsiyalarni bajaradi. Afzalligi – kod zichligi yuqori. Kamchiligi – dekodlash murakkab. **RISC (ARM, MIPS, PowerPC, RISC-V):** Oddiy buyruqlar, load/store model. 2026-yilda RISC-V global bozorda 25% ulushga ega bo'lib, ochiq ISA sifatida Xitoy va Yevropada yetakchi (Programming Helper, 2026).



RISC-V ning afzalligi – moslashuvchan kengaytmalar (vector, AI custom instructions). 2025-yil RISC-V Summit’da AI uchun yangi vektor protsessorlari taqdim etildi.

3. Ichki ishlov berish texnikalari

Quvurli ishlov berish (Pipelining): Buyruqni 5 bosqichga bo‘lish (Fetch → Decode → Execute → Memory → Write-back). Bir tsiklda bir nechta buyruq parallel ishlaydi.

learncomputerscienceonline.com

Instruction Cycle Explained | Fetch , Decode , Execute Cycle Step-By-Step

Superskalar va out-of-order execution: Bir tsiklda 4–8 buyruq bajariladi. Branch prediction (aniqligi 95%+), register renaming va speculative execution xatolarni oldini oladi.

[geeksforgeeks.org](https://www.geeksforgeeks.org)

Superscalar Architecture - GeeksforGeeks

Kesh ierarxiyasi: L1 (1–2 tsikl), L2, L3 (10–40 tsikl). Ko‘p yadrolarda MESI/MOESI protokollari kohereatsiyani ta’minlaydi.

Ko‘p yadroli arxitektura:

diveintosystems.org

Dive Into Systems

Amdahl qonuni bo‘yicha parallelizm darajasi p bo‘lsa, tezlik o‘sishi: **Speedup** = $1 / ((1-p) + p/n)$, bu yerda n – yadrolar soni. 1000 yadro bilan ham 90% parallel bo‘lmagan kodda faqat 10 baravar tezlik oshadi.



Heterojen hisoblash (big.LITTLE, CPU+GPU+NPU): Apple M-seriyasi misoli.

4. Zamonaviy tendentsiyalar (2025–2026)

Chiplet arxitekturasi: Bitta chip o‘rniga bir nechta kichik “chiplet”lar 2.5D/3D stacking orqali birlashtiriladi. AMD Ryzen va Intel Ponte Vecchio’da qo‘llaniladi. 2026-yilda chipletlar “tijorat bosqichiga” o‘tmoqda (Chiplet Summit 2026).

Processing-in-Memory (PIM): Hisoblashni xotira ichiga joylashtirish – ma’lumot ko‘chirishni 90% ga kamaytiradi. UPMEM va Samsung prototiplari AI uchun energiyani 5–10 baravar tejaydi.

RISC-V va ochiq standartlar: 2026-yilda AI va embedded tizimlarda yetakchi.

Neyromorfik arxitekturalar: IBM TrueNorth, Intel Loihi – miya kabi impulsi hisoblash, energiya sarfi 1000 baravar kam.

5. Ilmiy metrikalar va kelajak

- **Energiya samaradorligi:** ARM Cortex-M0+ da 12 000 tranzistorda ishlaydi, GDDR7 xotira AI inference uchun yangi standart (SemiEngineering, 2026).

- **Xavfsizlik:** Side-channel hujumlariga qarshi (Spectre/Meltdown) – ARM TrustZone, Intel SGX.

- **Kelajak:** 2027+ da fotonik va kvant protsessorlar Fon Neyman modelidan voz kechishi mumkin.



Xulosa

Protsessor arxitekturasi klassik Fon Neyman cheklovlaridan chiqib, heterojen, ochiq (RISC-V), xotira ichidagi (PIM) va chiplet modellariga o'tmoqda. 2026-yilda AI talablari bu o'zgarishlarni tezlashtirmoqda. O'zbekistonda ham ushbu yo'nalishda tadqiqot markazlari va o'quv dasturlarini rivojlantirish zarur.

Foydalanilgan adabiyotlar

1. Hennessy J.L., Patterson D.A. Computer Architecture: A Quantitative Approach. – 6th ed. – Morgan Kaufmann, 2017.
2. Arteris. 2026 Predictions: Multi-Die Compute Fabrics. – 2026.
3. EDN. The next RISC-V processor frontier: AI. – 2025.
4. Chiplet Summit 2026 Reports. – Efficiently Connected, 2026.
5. SemiEngineering. GDDR7 and PIM Advances. – 2026.
6. Programming Helper. RISC-V 2026 Market Analysis. – 2026.
7. Kaur R. et al. Processing-in-Memory Architectures // Computers. – 2024.